This Page Is Inserted by IFW Operations and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

As rescanning documents will not correct images, please do not report the images to the Image Problem Mailbox.



PATENT ABSTRACTS OF JAPAN

(11)Publication number: 06140466 A

(43) Date of publication of application: 20.05.94

(51)Int. CI **H01L 21/60 H01L 23/12**

(21)Application number: 04288526

(22) Date of filing: 27.10.92

(71)Applicant MATSUSHITA ELECTRIC IND CO LTD

(72)Inventor: YAMAMOTO SHINJI YAKIDA HIDEKI

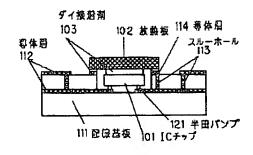
(54) SEMICONDUCTOR DEVICE

(57) Abstract:

PURPOSE: To improve the heat radiating property of an IC chip by sticking a heat radiating plate to the rear surface of the IC chip at the time of sticking the IC chip to a multilayered wiring board by using the flip chip joining method.

CONSTITUTION: An IC chip 101 is stuck to the surface of a multilayered substrate 111 by using the flip chip joining method. In addition, after applying a die bonding agent 103 to the rear surface of the chip 101 and surface of a conductor layer 114, a heat sink 102 is stuck to the chip 101 and layer 114 and the agent 103 is hardened by heating. Because of the heat sink 102, the contact area of the chip 101 with air is increased and the heat radiating property of the chip 101 from its rear surface is improved. At the same time, since an airtight structure is obtained, the reliability of the chip 101 is improved and, in addition, the potential at the rear surface of the chip 101 can be maintained at the same level, as that of the ground potential when the layer 114 is connected to the ground via through holes 113.

COPYRIGHT: (C)1994,JPO&Japio



ret.5

(19)日本国特許庁(JP)

(12) 公開特許公報(A)

(11)特許出頗公開番号

特開平6-140466

(43)公開日 平成6年(1994)5月20日

(51)IntQ.

缝別配号

庁内陸理番号

FΙ

技術表示箇所

HO1L 21/60

23/12

9355-4M

3 1 1 S 6918-4M

H01L 23/12

F

杏杏窟水 未蹄水 蹐水項の斂 2(全 4 頁)

(21)出頗番号

特頗平4-288526

(22)出頗日

平成 4年(1992)10月27日

(71)出願人 000005821

松下電器產業株式会社

大阪府門真市大字門真1006番地

(72)発明者 山本 真司

大阪府門真市大字門真1006番地 松下電器

座案株式会社内

(72)発明者 八木田 秀樹

. 大阪府門真市大字門真1006番地 松下電器

産業株式会社内

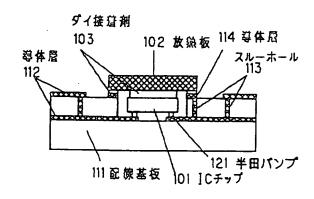
(74)代理人 弁理士 小鍜治 明 (外2名)

(54) 【発明の名称 】 半心体装置

(57)【要約】

【目的】 フリップチップ接合方法において、ICチッ プの裏面に放熱板を接着することにより、ICチップの 放熱特性を改善する。

【構成】 多層配線基板111の上に1Cチップ101 をフリップチップ接合方法により接着する。さらにIC チョブ裏面ならびに導体層114上にダイ接着剤103 を塗布し、放熱板102を接着して、熱を加えダイ接着 剤を焼結させる。この放熱板により空気との接触面積が 増大し、チップ裏面からの放熱特性が改善されるだけで なく、桜密構造が得られることにより信頼性が向上し、 なおかつ導体層114をスルーホール113を介してG NDに接続するととによって、ICチップ裏面の電位を GNDと同電位に保つことができる。



【特許請求の範囲】

【請求項1】チップ裏面に凹凸を形成した1Cチップ と、配線基板とを有し、前記1Cチップ表面と前記配線 基板の導体層が対向し、なおかつ前記1Cチップのバッ ドと前記配線基板の導体層接続部分とが一致するようフ リップチップ接合したことを特徴とする半導体装置。

【請求項2】ICチップと、放熱板と、配線基板とを有 し、前記ICチップ表面と前記配線基板の導体層が対向 し、なおかつ前記ICチップのパッドと前記記録基板の 導体層接続部分とが一致するようフリップチップ接合。 し、さらに前記ICチップ裏面に前記放熱板を熱伝導の 良好なダイ接着剤で接着したことを特徴とする半導体装

【発明の詳細な説明】

[0001]

【産業上の利用分野】本発明は、フリップチップ接合方 法により配線基板に接着した1Cチップの放熱特性を改 巻した半導体装置に関するものである。

[0002]

【従来の技術】近年、ICチップの配線をワイヤにより 20 ポンディングする方法に変わって、フリップチップ接合 方法の需要が増えてきている。これは、ワイヤ部分のイ ンダクタの成分を極めて小さくできることにより、高周 **波特性が改善されるためである。**

【0003】以下図面を参照しながら、従来のフリップ チップ接合方法による半導体装置の一例について説明す

【0004】図8は従来のフリップチップ接合方法によ る半導体装置である。図8において、1はICチップ、 4は樹脂、11は配線基板、12は導体層、21は半田 30 パンプである。配線基板11の上にはあらかじめ所定の 回路パターンが導体層12により形成されている。IC チップ 1 はフェースダウンの状態で配線基板 1 1 化半田 パンプ21により接着される。

[0005]

【発明が解決しようとする課題】ボンディングワイヤに よる配線方法では、ダイ接着剤によりICチップをダイ パッド上に接着するため、ICチップで発生した熱は主 にチョブ裏面からダイバッドへ、チョブ表面から空気中 へといった経路で熱伝導により放熱される。

【0006】しかし、上記のようにICチップをフリッ ブチップ接合方法により接着する構成では、ICチップ 表面、裏面共に空気と接しているため、熱伝導効率が悪 くなるという問題点を有している。

【0007】本発明は上記問題点に鑑み、フリップチッ ブ接合方法により接着されたICチュブの放熱特性を改 善した半導体装置を提供するものである。

[0008]

【課題を解決するための手段】上記問題点を解決するた

た「Cチップをフリップチップ接続方法により配線基板 に接着する、もしくはICチップ裏面に放熱板を接着す るという構成を備えたものである。

[0009]

【作用】本発明はICチップ裏面に凹凸を形成すること によって、「Cチップ裏面と空気との接触面積を増大さ せ、ICチップ裏面からの放熱を促す、もしくはICチ ップ裏面に放熱板を接着することによって、ICチップ 裏面の熱伝導効率を向上させ、ICチップの放熱を促す 10 ものである。

[0010]

【実施例】(実施例1)以下本発明の実施例について、 図面を参照しながら説明する。

【0011】図1(a), (b), (c)は本発明の請 求項1に相当する第1の実施例である。図1において、 lはICチップ、2はICチップ表面、3はICチップ 裏面、5はレジストである。まず、図1(a)に示すよ うにICチップ裏面3にレジスト5を塗布し、感光、硬 化させたのち不要レジストを除去する。次に、図1

(b) 示すように、ICチップ裏面にウェットエッチン グを施す。所定の深さまでエッチングした後、残ったレ ジストを除去する事により、図 1 (c) に示すような凹 凸が形成される。このICチップを従来どおりのフリッ ブチップ接合方法により接着する。

【0012】例えば、1mm×1mmのICチップを考 える。このチップの裏面の表面積は1mm²である。こ のICチップに図2に示すような幅50µm、深さ50 μmの溝を10本刻んだ場合、裏面の表面積は2mm² となり、加工を施さない場合に比べて2倍の表面積が得 られる。幅50μm、深さ100μmの溝10本とした 場合には3mm'となり3倍となる。チップ裏面の表面 積が増大するととにより、裏面からの放熱が促進され

【0013】(実施例2)図3は本発明の請求項1に相 当する第2の実施例である。この場合も幅50μ皿、深 さ50 µmの溝を縦横に10本刻んだ場合の表面積は2 mm'となり、図2と同様の表面積が得られる。

【0014】(実施例3)図4は本発明の請求項2に相 当する第3の実施例である。図4において、101は1 40 Cチップ、102は放熱板、103はダイ接着剤、10 4は熱硬化樹脂、111は配線基板、112は導体層、 121は半田バンプである。

【0015】ととで、導体層112は配線基板111上 に予め形成されている。ICチップ101はフェースダ ウンの状態で配線基板 1 1 1 の上に半田バンブ 1 2 1 で 接着される。さらに、ICチップ101上にダイ接着剤 103を、ICチップ101側面に熱硬化樹脂104を **塗布し、「Cチップ101上面に放熱板102を接着す** る。そののち、熱を加えることによってダイ接着剤10 めに本発明の半導体装置は、チップ裏面に凹凸を形成し 50 3、熱硬化樹脂 1 0 4 を硬化させる。なお、放熱板の形

状は例えば図5に示すように10チップとの接着面の裏。 面が凹凸で、その表面積がIC裏面より広いものであ る.

【0016】 [Cチップにより発生した熱は、放熱板を 伝導し、空気中へと放熱される。この際、放熱板と空気 との接触面積は、ICチップ単体の場合と比べて増大し ているため、放熱が促進される。

【0017】(実施例4)図6は本発明の請求項2に相 当する第4の実施例である。図6において、101は1 Cチップ、102は放熱板、103はダイ接着剤、10 10 を形成する工程断面図 4は熱硬化樹脂、111は配線基板、112は導体層、 113はスルーホール、121は半田バンプである。

【0018】 ここで、配線基板 111は多層配線基板 で、導体層112、スルーホール113が予め形成され た配線基板が数枚接着されている。また、配線基板11 1には図6のようにICチップ101の入るだけの深 さ、大きさの穴があけられている。

【0019】1Cチップ101をフェースダウンの状態 で配線基板111に接着する。その後、ダイ接着剤10 3をICチップ101裏面に、熱硬化樹脂104を配線 20 基板111と放熱板102の接触部分に塗布し、放熱板 102をその上に載せる。その後、熱を加えることによ り、ダイ接着剤103、熱硬化樹脂104を硬化させ る。

【0020】との実施例においても実施例3と同様、放 熱板と空気との接触面積がICチップ単体の場合と比べ て増大しているため、放熱が促進される。

【0021】また、この実施例においては【Cチップ】 01は配線基板111と放熱板102とにより密封され ており、気密構造となるため信頼性が向上する。

【0022】(実施例5)図7は本発明の請求項2に相 当する第5の実施例である。図7において、101は1 Cチップ、102は放熱板、103はダイ接着剤、11 1は配線基板、112・114は導体層、113はスル ーホール、121は半田バンブである。

【0023】この実施例は、実施例4とほぼ同様である が、【Cチップが入る穴の周辺部分に導体層 1 1 4 が形 成されており、ダイ接着剤103により放熱板102と 接着されている点が異なる。

【0024】従って、実施例4と同様、気密構造が得ら 40 113 スルーホール れるだけでなく、導体層114をスルーホール113に よって回路のGNDに接続することによって、ICチュ

ブ裏面の電位をGNDと同電位に保つことができる。 [0025]

【発明の効果】以上のように本発明は、1Cチップの裏 面に凹凸を設ける、もしくはICチップ裏面に放熱板を 接着することにより、ICチップ裏面と空気との接触面 **積を増大させて、ICチップの放熱を改善するものであ**

【図面の簡単な説明】

【図1】本発明の実施例においてICチップ裏面に凹凸

【図2】本発明の請求項1における1Cチップ裏面の凹 凸の一実施例を示す平面図および側面図

【図3】本発明の請求項1における1Cチップ裏面の凹 凸の一実施例を示す平面図および側面図

【図4】本発明の請求項2における一実施例を示す構成 断面図

【図5】本発明の請求項2における放熱板の一例を示す 平面図および側面図

【図6】本発明の請求項2における一実施例を示す構成 断面図

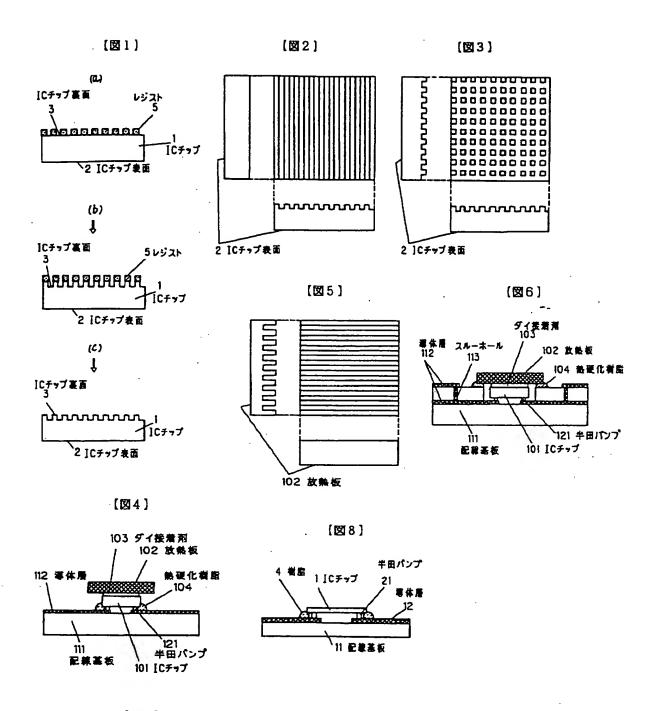
【図7】本発明の請求項2における一実施例を示す構成

【図8】 従来のフリップチップ接合方法による半導体装 置を示す構成断面図

【符号の説明】

- 1 【Cチップ
- 2 【Cチップ表面
- 3 【Cチップ裏面
- 4 樹脂
- 30 5 レジスト
 - 11 配線基板
 - 12 導体層
 - 21 半田バンプ
 - 101 ICチップ
 - 102 放熱板
 - 103 ダイ接着剤
 - 104 熱硬化樹脂
 - 111 配線基板
 - 112 導体層

 - 114 導体層
 - 121 半田バンプ



【図7】

